

(5) 開2003-91365 (P2003-91365A)

の検出処理期間STを1msecに設定している。更に、図2(d)に示す様に表示制御等の他の処理期間MTを9msecに設定している。従って、該電圧信号の検出処理及び他の処理に10msecを要し、1秒間に最大で100個の座標を取り込むことが可能である。

【0033】先に述べた様に座標を示す電圧信号を感圧型タブレット11からADコンバータ部12へと取り込むときに、インバータライト制御部16によるフロントライト15の駆動を停止させれば、インバータライト制御部16のノイズが感圧型タブレット11の電圧信号に影響することを防止することができる。

【0034】従来は、例えば図2(e)に示す様に電圧信号の検出処理期間ST及び表示制御等の他の処理期間MTを交互に繰り返す、これに同期して図2(f)に示す様に電圧信号の検出処理期間STにフロントライトの駆動を停止させ、他の処理期間MTにフロントライトの駆動を行っていた。しかしながら、電圧信号の検出処理期間ST=1msecとし、他の処理期間MT=9msecとすると、平均輝度 $L_1 = (\text{点灯時のフロントライトの輝度 } L_0) \times 9/10$ となり、点灯時のフロントライトの輝度 L_0 に対する平均輝度 L_1 の低下率が10%と大きかった。

【0035】本実施形態では、主制御部17の制御により、図2(g)に示す様に電圧信号の検出処理及び他の処理に要する10msecの座標取り込み周期T1と、電圧信号の検出処理及び他の処理を行なうことがない同じ長さの10msecの非取り込み周期T2とを交互に繰り返す、図2(h)に示す様にフロントライト15の点灯時間を長くしている。これにより、平均輝度 $L_2 = (\text{点灯時のフロントライト15の輝度 } L_0) \times 19/20$ となり、点灯時のフロントライト15の輝度 L_0 に対する平均輝度 L_2 の低下率が5%と小さくなる(従来の平均輝度 L_1 と比べると平均輝度 L_2 が5.6%上昇する)。

【0036】あるいは、図2(i)に示す様に10msecの座標取り込み周期T1と、20msecの非取り込み周期T3とを交互に繰り返す、図2(j)に示す様にフロントライト15の点灯時間を更に長くする。これにより、平均輝度 $L_3 = (\text{点灯時のフロントライト15の輝度 } L_0) \times 29/30$ となり、点灯時のフロントライト15の輝度 L_0 に対する平均輝度 L_3 の低下率が3.3%と小さくなる(従来の平均輝度 L_1 と比べると平均輝度 L_3 が7.4%上昇する)。

【0037】尚、先に述べた様に電圧信号の検出処理及び他の処理に10msecを要するので、1秒間に最大で100個の座標を取り込むことが可能である。これに対して図2(g)の場合は、10msecの座標取り込み周期T1と10msecの非取り込み周期T2とを交互に繰り返すので、1秒間に50個の座標を取り込むことになる。同様に、図2(g)の場合は、10msec

の座標取り込み周期T1と20msecの非取り込み周期T2とを交互に繰り返すので、1秒間に33個の座標を取り込むことになる。従って、1秒間に取り込む座標の個数が少なくなる。しかしながら、例えば液晶表示パネル13の画面に表示されているボタンの座標を感圧型タブレット11により検出するときには、1秒間に数個の座標を取り込めば良いので、このような座標の検出に支障はない。すなわち、座標が高速で移動しない限り、1秒間に33個あるいは50個の座標を取り込めば、座標を正確に検出することができる。

【0038】図3は、座標を示す電圧信号を感圧型タブレット11からADコンバータ部12へと取り込むタイミング、及びインバータライト制御部16によるフロントライト15の駆動を停止させるタイミングの他の例を示すタイミングチャートである。

【0039】ここでは、図3(a)及び(b)に示す様に該座標を示す電圧信号を検出するための検出処理期間STとして6msecを設定し、これに引き続く該電圧信号のAD変換や表示制御等の他の処理期間MTとして4msecを設定している。この検出処理期間STの内訳は、安定待ち時間に3msec、x座標の検出に1.5msec、及びy座標の検出に1.5msecである。

【0040】電圧信号の検出処理期間STが図2のものと比較して長いのは、例えば感圧型タブレット11から出力された電圧信号をホールドする大容量のコンデンサを設けたことが原因であって、このコンデンサの充放電に時間を要するためである。あるいは、感圧型タブレット11から出力された電圧信号が安定するのを単に待機するためであっても構わない。

【0041】従来は、例えば図3(c)に示す様に電圧信号の検出処理期間ST及び該電圧信号のAD変換や表示制御等の他の処理期間MTを交互に繰り返す、これに同期して図3(d)に示す様に電圧信号の検出処理期間STにフロントライトの駆動を停止させ、他の処理期間MTにフロントライトの駆動を行っていた。従って、電圧信号の検出処理期間ST=6msecとし、他の処理期間MT=4msecとすると、平均輝度 $L_1 = (\text{点灯時のフロントライト15の輝度 } L_0) \times 4/10$ となり、点灯時のフロントライトの輝度 L_0 に対する平均輝度 L_1 の低下率が60%と大きかった。

【0042】本実施形態では、主制御部17の制御により、図3(e)に示す様に電圧信号の検出処理及び他の処理に要する10msecの座標取り込み周期T1と、電圧信号の検出処理及び他の処理を行なうことがない同じ長さの10msecの非取り込み周期T2とを交互に繰り返す、図3(f)に示す様にフロントライト15の点灯時間を長くしている。これにより、平均輝度 $L_2 = (\text{点灯時のフロントライト15の輝度 } L_0) \times 14/20$ となり、点灯時のフロントライト15の輝度 L_0 に対

(6) 開2003-91365 (P2003-91365A)

する平均輝度L2の低下率が30%と小さくなる(従来の平均輝度L1と比べると平均輝度L2が75%上昇する)。

【0043】あるいは、図3(g)に示す様に10msecの座標取り込み周期T1と、20msecの非取り込み周期T3とを交互に繰り返し、図3(h)に示す様にフロントライト15の点灯時間を更に長くする。これにより、平均輝度L3=(点灯時のフロントライト15の輝度L0)×24/30となり、点灯時のフロントライト15の輝度L0に対する平均輝度L3の低下率が20%と小さくなる(従来の平均輝度L1と比べると平均輝度L3が100%上昇する)。

【0044】この様に電圧信号の検出処理期間STが長い場合は、図2のものと比較すると、フロントライト15の平均輝度の上昇率が高くなり、本発明の効果が顕著に現われる。

【0045】図4は、座標を示す電圧信号を感圧型タブレット11からADコンバータ部12へと取り込むタイミング、及びインバータライト制御部16によるフロントライト15の駆動を停止させるタイミングの別の例を示すタイミングチャートである。

【0046】ここでは、図4(a)及び(b)に示す様に該座標を示す電圧信号を検出するための検出処理期間STとして6msecを設定し、これに引き続く該電圧信号のAD変換や表示制御等の他の処理期間MTとして4msecを設定している。この検出処理期間STの内訳は、安定待ち時間に3msec、x座標の検出に1.5msec、及びy座標の検出に1.5msecである。

【0047】また、図4(d)に示す様に安定待ち時間の3msec、x座標の検出の1.5msec、及びy座標の検出の1.5msecにおいて、感圧型タブレット11からADコンバータ部12へと電圧信号を実際に取り込むためのそれぞれの時間は0.8msecである。このため、電圧信号を実際に取り込むためのそれぞれの時間0.8msecだけ、インバータライト制御部16によるフロントライト15の駆動を停止させる。

【0048】更に、図4(e)に示す様に時点t1でインバータライト制御部16の制御信号をオフにして、図4(f)に示す様にインバータライト制御部16によるフロントライト15の駆動を一旦停止させると、図4(e)に示す様に時点t2で制御信号をオンにしても、時間1.3msecを経過しなければ、インバータライト制御部16によるフロントライト15の駆動が再開されない。

【0049】従って、図4(e)及び(f)に示す様に、インバータライト制御部16の制御信号をオフからオンへと連続的に切替えて、インバータライト制御部16による駆動が再開されるまでの時間1.3msecを設定し、この時間1.3msecに、感圧型タブレット

11からADコンバータ部12へと電圧信号を実際に取り込むための時間0.8msecを重ねれば、インバータライト制御部16による駆動の停止期間の無駄を抑えて、この停止期間を短く設定することができる。

【0050】この場合は、座標を示す電圧信号の検出処理期間STの6msecにおいて、1.3msec×3=3.9msecだけがフロントライト15の消灯時間となり、残りの2.1msecがフロントライト15の点灯時間となる。また、他の処理期間MTの4msecは、フロントライト15の点灯時間となる。従って、平均輝度L2=(点灯時のフロントライト15の輝度L0)×6.1/10となり、点灯時のフロントライト15の輝度L0に対する平均輝度L2の低下率が39%で済む(従来の平均輝度L1と比べると平均輝度L2が53%上昇する)。

【0051】これに対して従来は、電圧信号の検出処理期間ST=6msecとし、他の処理期間MT=4msecとすると、平均輝度L1=(点灯時のフロントライト15の輝度L0)×4/10となり、点灯時のフロントライトの輝度L0に対する平均輝度L1の低下率が60%と大きかった。

【0052】尚、インバータライト制御部16の動作制御を再開するときには、インバータライト制御部16へのクロック信号の供給を開始しており、このクロック信号が座標を示す電圧信号のノイズとなる。しかしながら、このクロック信号からのノイズレベルは、インバータライト制御部16の動作の再開時、つまりフロントライト15の点灯時の誘起ノイズのレベルと比較すると格段に低く、電圧信号の検出誤差の原因にはならない。特に、感圧型タブレット11から出力された電圧信号をホールドする大容量のコンデンサを設ける場合は、このクロック信号からのノイズがコンデンサによりカットされるので、全く問題にはならない。

【0053】図5は、座標を示す電圧信号を感圧型タブレット11からADコンバータ部12へと取り込むタイミング、及びインバータライト制御部16によるフロントライト15の駆動を停止させるタイミングの更に他の例を示すタイミングチャートである。

【0054】ここでは、図5(b)及び(c)に示す様にインバータライト制御部16の制御信号をオンに切替えた直後からインバータライト制御部16による駆動が再開されるまでの時間を0.8msecに設定している。つまり、この駆動が再開されるまでの時間0.8msecを感圧型タブレット11からADコンバータ部12へと電圧信号を実際に取り込むための時間0.8msecに一致させている。そして、図5(a)及び(c)に示す様に駆動が再開されるまでの時間0.8msecを電圧信号を実際に取り込むための時間0.8msecを重ね、インバータライト制御部16による駆動の停止期間を最短に設定している。

(7) 開2003-91365 (P2003-91365A)

【0055】この場合は、座標を示す電圧信号の検出処理期間STの6msecにおいて、 $0.8\text{msec} \times 3 = 2.4\text{msec}$ だけがフロントライト15の消灯時間となり、残りの3.6msecがフロントライト15の点灯時間となる。また、他の処理期間MTの4msecは、フロントライト15の点灯時間となる。従って、平均輝度 $L2 = (\text{点灯時のフロントライト15の輝度 } L0) \times 7.6 / 10$ となり、点灯時のフロントライト15の輝度 $L0$ に対する平均輝度 $L2$ の低下率が24%で済む(従来の平均輝度 $L1$ と比べると平均輝度 $L2$ が90%上昇する)。

【0056】次に、本発明の座標入力装置の第2実施形態を説明する。本実施形態の座標入力装置は、図1に示すものと同様の構成を有しており、感圧型タブレット11による一定時間内の座標の検出回数を多くした高速検出モードと、一定時間内の座標の検出回数を少なくした低速検出モードを選択的に設定することができる。高速検出モードは、感圧型タブレット11により検出される座標が液晶表示パネル13の画面上で高速で移動するとき、例えばペンや指先等により文字を書き込むときに適用される。また、低速検出モードは、検出される座標が画面上で低速で移動もしくは静止しているとき、例えば画面上のボタンを指示するときに適用される。

【0057】この様な高速検出モード及び低速検出モードの処理を図6のフローチャートに従って次に述べる。

【0058】まず、主制御部17は、感圧型タブレット11の使用時に(ステップS101)、高速検出モード及び低速検出モードのいずれかを選択する(ステップS102)。例えば、液晶表示パネル13の画面に手書き入力エリアが表示されていれば、高速検出モードを選択し、また画面にボタンが表示されていれば、低速検出モードを選択する。

【0059】高速検出モードを選択した場合は(ステップS102で「Yes」、S103)、主制御部17は、インバータライト制御部16を通じて、点灯時のフロントライト15の輝度 α を最大輝度の80%に設定する(ステップS104)。そして、主制御部17は、ADコンバータ部12からの割り込みがあると(ステップS105で「Yes」、電圧信号の検出処理及び他の処理に要する座標取り込み周期 $T1$ を連続的に繰り返しつつ、座標を示す電圧信号を感圧型タブレット11からADコンバータ部12へと電圧信号を取り込む度に、インバータライト制御部16によるフロントライト15の駆動を停止させて、ノイズの発生を防止する。また、同時に、主制御部17は、フロントライト15の周期的な駆動停止によりフロントライト15の平均輝度が低下しない様に、点灯時のフロントライト15の輝度を上昇させる。例えば、フロントライト15の周期的な駆動停止によりフロントライト15の平均輝度が15%低下する場合は、フロントライト15の輝度を最大輝度の80%

の輝度 α から94.12%の輝度 γ まで上昇させ、14.2%の輝度補償を行なって(ステップS106)、フロントライト15の平均輝度を一定に保つ(ステップS107)。元の輝度 α と輝度 γ の関係を次式(3)に示す。

$$\text{【0060】 } \alpha = \gamma \times (100 - 15) \quad \cdots \cdots (3)$$

この後、主制御部17は、高速検出モードから低速検出モードへの切換えがあったかを判定し(ステップS108)、検出モードの切換えが無ければ(ステップS108で「No」、ADコンバータ部12からの割り込みを待機する(ステップS105)。また、検出モードの切換えがあれば(ステップS108で「Yes」、ステップS102に戻る。

【0061】尚、仮に、点灯時のフロントライト15の輝度 α を最大輝度の90%に設定した場合は、フロントライト15の周期的な駆動停止に際し、フロントライト15の平均輝度を一定に保つために、フロントライト15の輝度を105.19%の輝度 γ に設定せねばならず、最大輝度を越えた輝度 γ となるので、平均輝度を一定に保つことができなくなる。

【0062】また、低速検出モードを選択した場合は(ステップS102で「No」、S109)、主制御部17は、インバータライト制御部16を通じて、点灯時のフロントライト15の輝度 α を最大輝度の90%に設定する(ステップS110)。そして、主制御部17は、ADコンバータ部12からの割り込みがあると(ステップS111で「Yes」、電圧信号の検出処理及び他の処理に要する座標取り込み周期 $T1$ と、電圧信号の検出処理及び他の処理を行なうことがない同じ長さの非取り込み周期 $T2$ とを交互に繰り返しつつ、座標を示す電圧信号を感圧型タブレット11からADコンバータ部12へと繰り返し取り込む度に、インバータライト制御部16によるフロントライト15の駆動を停止させて、ノイズの発生を防止する。このとき、座標取り込み周期 $T1$ と非取り込み周期 $T2$ を交互に繰り返すことから、座標取り込み周期 $T1$ のみを連続的に繰り返す高速検出モードのときと比べると、フロントライト15の点灯時間が長くなる。また、同時に、主制御部17は、フロントライト15の周期的な駆動停止によりフロントライト15の平均輝度が低下しない様に、点灯時のフロントライト15の輝度を上昇させる。例えば、フロントライト15の周期的な駆動停止によりフロントライト15の平均輝度が5%低下する場合は、フロントライト15の輝度を最大輝度の90%の輝度 α から94.73%の輝度 γ まで上昇させ、4.73%の輝度補償を行なって(ステップS112)、フロントライト15の平均輝度を一定に保つ(ステップS113)。元の輝度 α と輝度 γ の関係を次式(4)に示す。

$$\text{【0063】 } \alpha = \gamma \times (100 - 5) \quad \cdots \cdots (4)$$

この後、主制御部17は、低速検出モードから高速検出

(S) 開2003-91365 (P2003-91365A)

モードへの切換えがあったかを判定し(ステップS114)、検出モードの切換えが無ければ(ステップS114で「No」)、ADコンバータ部12からの割り込みを待機する(ステップS111)。また、検出モードの切換えが有れば(ステップS114で「Yes」)、ステップS102に戻る。

【0064】この様に高速検出モード及び低速検出モードのいずれのときにも、フロントライト15の周期的な駆動停止によりフロントライト15の平均輝度が低下しない様に、点灯時のフロントライト15の輝度を上昇させるので、液晶表示パネル13の画面の明るさを一様に保つことができる。

【0065】尚、フロントライト15の平均輝度を高速検出モード及び低速検出モード間で一致させても良い。この場合は、例えば点灯時のフロントライト15の輝度 α を最大輝度の85%に設定する。そして、高速検出モードに際し、フロントライト15の平均輝度が15%低下するのであれば、フロントライト15の輝度を85%の輝度 α から100%の輝度 γ ($\alpha = \gamma \times (100 - 15)$)まで上昇させ、また低速検出モードに際し、フロントライト15の平均輝度が5%低下するのであれば、フロントライト15の輝度を85%の輝度 α から89.47%の輝度 γ まで上昇させる($\alpha = \gamma \times (100 - 5)$)。従って、高速検出モードのときに、15%の輝度補償を行ない、また低速検出モードのときに、4.47%の輝度補償を行ない、これにより平均輝度を常に一定に保つ。また、低速検出モードのときには、輝度補償の程度が低いので、フロントライト15の消費電流を低減することができる。

【0066】次に、本発明の座標入力装置の第3実施形態を説明する。本実施形態の座標入力装置は、図1に示すものと同様の構成を有しており、図7に示すタイミング発生回路を主制御部17に内蔵し、かつ図9に示すライトPWM調光回路をインバータライト制御部16に内蔵する。

【0067】本実施形態でも、座標を示す電圧信号を感圧型タブレット11からADコンバータ部12へと取り込むときに、インバータライト制御部16によるフロントライト15の駆動を停止させて、インバータライト制御部16のノイズが感圧型タブレット11の電圧信号に影響することを防止している。

【0068】図7に示すタイミング発生回路31は、主制御部17に内蔵されており、座標を示す電圧信号を感圧型タブレット11からADコンバータ部12へと取り込むタイミングを示すADSTART信号、及びインバータライト制御部16によるフロントライト15の駆動を停止させるタイミングを示すHSYS信号を形成して出力するものである。

【0069】このタイミング発生回路31において、レジスタ32は、主制御部17に内蔵のCPU(図示せ

ず)から指定された座標取り込み開始遅延時間値ASD、座標取り込みパルス幅値ASC、インバータ停止開始遅延時間値HSD、及びインバータ停止パルス幅値HSCを格納している。

【0070】信号発生部33は、液晶表示パネル13の表示制御に用いられる図8(a)及び(b)の水平同期信号HS及びデータ転送クロック信号DCLKを入力し、水平同期信号HSの立ち上がり時点からデータ転送クロック信号DCLKの計数を開始し、この計数値がレジスタ32内の座標取り込み開始遅延時間値ASDに達すると、図8(c)のADSTART信号を立ち上げ、この計数値がレジスタ32内の座標取り込みパルス幅値ASCの分だけ更に積算されると、このADSTART信号を立ち下げる。このADSTART信号の立ち上がりのタイミングで、座標を示す電圧信号が感圧型タブレット11からADコンバータ部12へと取り込まれる。

【0071】また、信号発生部33は、データ転送クロック信号DCLKの計数値がレジスタ32内のインバータ停止開始遅延時間値HSDに達すると、図8(e)のHSYS信号を立ち下げ、この計数値がレジスタ32内のインバータ停止パルス幅値HSCの分だけ更に積算されると、このHSYS信号を立ち上げる。このHSYS信号の立ち下がっている期間に、インバータライト制御部16によるフロントライト15の駆動が停止される。

【0072】ここで、図8(d)は、感圧型タブレット11からADコンバータ部12へと座標を示す電圧信号を取り込む検出時間 s_t と、これに引き続く該電圧信号のAD変換等の他の処理時間 m_t を示しており、これらの検出時間 s_t 及び処理時間 m_t が図8(c)のADSTART信号の立ち上がり時点から順次引き続く。座標を示す電圧信号は、インバータライト制御部16のノイズの影響を大きく受ける。このため、この電圧信号の検出時間 s_t をHSYS信号の立ち下がり期間(インバータライト制御部16によるフロントライト15の駆動の停止期間)に重ねて、電圧信号がインバータライト制御部16のノイズの影響を受けない様にしている。一方、座標を示す電圧信号のAD変換等の他の処理は、インバータライト制御部16のノイズの影響を受けることがない。このため、他の処理時間 m_t をHSYS信号の立ち下がり期間(インバータライト制御部16によるフロントライト15の駆動の停止期間)から外している。この他の処理時間 m_t をHSYS信号の立ち下がり期間から外すことにより、インバータライト制御部16による駆動の停止期間を短くして、フロントライト15の消灯期間を短くし、フロントライト15の平均輝度の低下を抑えている。

【0073】また、液晶表示パネル13の表示制御に際しても、ノイズが発生し、このノイズが感圧型タブレット11からの電圧信号に影響する。この表示制御に伴うノイズは、インバータライト制御部16のノイズと比べ

(9) 開2003-91365 (P2003-91365A)

ると、その影響が小さいものの、このノイズの影響を回避することが望ましい。また、この表示制御に伴うノイズは、水平同期信号HSの立ち上がり時点で最も大きく、徐々に減衰して、水平同期信号HSの立ち上がり時点直前で最も小さくなる。このため、ADSTART信号の立ち上がり期間を水平同期信号HSの立ち上がり時点の直前に設定し、この期間に座標を示す電圧信号を感圧型タブレット11からADコンバータ部12へと取り込み、表示制御に伴うノイズの影響を回避している。

【0074】この様なタイミング発生回路31では、水平同期信号HS及びデータ転送クロック信号DCLKに基づいて、座標を示す電圧信号を取り込むタイミングを示すADSTART信号及びインバータライト制御部16による駆動を停止させるタイミングを示すHSYS信号を同時に形成しているため、ADSTART信号及びHSYS信号のタイミングを高精度で設定することができ、座標を示す電圧信号を取り込む検出時間 s_t 及び他の処理時間 m_t を必要最小限に設定することができる。

【0075】図9に示すライトPWM調光回路41は、インバータライト制御部16に内蔵されており、フロントライト15の輝度を制御するためのFLPWM信号を形成して出力するものである。このFLPWM信号は、通常100Hz程度に設定されており、このFLPWM信号から駆動信号が形成され、この駆動信号がフロントライト15に印加されて、フロントライト15が発光し、その輝度が設定される。

【0076】このライトPWM調光回路41において、レジスタ42は、主制御部17に内蔵のCPU（図示せず）から指定された調光パルス幅値BPDPF、調光パルス周期値BPWF、インバータ停止フラッグHSYEN、及び出力許可フラッグENを格納している。

【0077】信号発生部43は、図10(b)のインバータ原クロック信号FCLKを入力して計数し、この計数開始時点からその計数値がレジスタ42内の調光パルス幅値BPDPFに達するまでを図10(a)の調光パルスBPの幅に相当する期間として設定し、この期間に図10(c)に示す様にインバータ原クロック信号FCLKをFLPWM信号として出力する。そして、その計数値が調光パルス幅値BPDPFに達してからレジスタ42内の調光パルス周期値BPWFに達するまで、図10(c)に示す様にインバータ原クロック信号FCLKの出力を停止する。

【0078】レジスタ42内のインバータ停止フラッグHSYENが「0」の場合は、図10(c)のFLPWM信号が論理回路44をそのまま通過する。更に、レジスタ42内の出力許可フラッグENが「1」の場合は、図10(c)のFLPWM信号がAND回路45を通じて出力される。

【0079】また、レジスタ42内のインバータ停止フラッグHSYENが「1」の場合は、図10(c)のF

LPWM信号が論理回路44により加工される。具体的には、論理回路44は、図10(d)のHSYS信号をタイミング発生回路31から入力し、このHSYS信号の立ち下がっている期間に図10(c)のFLPWM信号の出力を禁止し、このHSYS信号の立ち上がっている期間に図10(c)のFLPWM信号を出力する。これにより、論理回路44から図10(f)のFLPWM信号が出力される。更に、レジスタ42内の出力許可フラッグENが「1」の場合は、図10(f)のFLPWM信号がAND回路45を通じて出力される。

【0080】従って、レジスタ42内のインバータ停止フラッグHSYENが「0」のときには、信号発生部43により形成されたFLPWM信号がそのまま出力される。これにより、インバータライト制御部16によるフロントライト15の駆動が継続的に行われて、フロントライト15が発光する。

【0081】また、レジスタ42内のインバータ停止フラッグHSYENが「1」のときには、HSYS信号の立ち上がっている期間だけFLPWM信号が出力され、HSYS信号の立ち下がっている期間にFLPWM信号の出力が停止される。これにより、HSYS信号の立ち上がっている期間だけ、インバータライト制御部16によるフロントライト15の駆動が行われる。つまり、インバータライト制御部16によるフロントライト15の駆動が間欠的に行われる。一方、HSYS信号の立ち下がっている期間にインバータライト制御部16によるフロントライト15の駆動が停止される。そして、先に述べた様にHSYS信号の立ち下がっている期間に感圧型タブレット11からADコンバータ部12へと電圧信号を取り込む検出時間 s_t に重なっている。このため、該電圧信号がインバータライト制御部16のノイズの影響を受けることはない。

【0082】尚、本発明は、上記各実施形態に限定されるものではなく、多様に変形することができる。例えば、ノイズ源として、ライト及びインバータを例示しているが、他の電子機器がノイズ源であっても、本発明を適用すれば、電子機器のノイズの影響を受けずに、座標を示す電圧信号を検出することができる。また、タブレットとして、周知の様々な方式のものを適用することができる。

【0083】

【発明の効果】以上説明した様に本発明によれば、座標を検出する検出期間のうちの電子機器のノイズの影響を少なくとも受ける時間帯に電子機器の動作を停止させている。このため、座標の検出に対して、電子機器のノイズの影響を受けることはない。また、座標を検出する各検出期間の間に、非検出期間を挿入している。この非検出期間には、電子機器が動作するため、電子機器の動作期間が長くなり、例えば電子機器がライトを発光させるインバータであれば、ライトの平均輝度の低下率が小さ

(10) 2003-91365 (P2003-91365A)

くて済む。

【0084】また、本発明によれば、座標を検出する検出期間のうちの電子機器のノイズの影響を少なくとも受ける時間帯に電子機器の動作を停止させ、電子機器の動作の再開制御を該時間帯の終了以前に行い、電子機器の立上りの遅れ時間を該時間帯に含ませている。このため、電子機器の立上りの遅れ時間が無駄に費やされることはなく、電子機器の実際の動作停止期間が無駄に長くならずに済む。これにより、例えば電子機器がライトを発光させるインバータであれば、ライトの平均輝度の低下率が小さくて済む。

【0085】更に、本発明によれば、電子機器の立上りの遅れ時間の長さを電子機器のノイズの影響を受ける時間帯の長さに一致させている。このため、電子機器の動作停止直後に、電子機器の動作を再開させたとしても、電子機器のノイズの影響を受ける時間帯が終了するまで、電子機器の実際の動作が停止する。従って、電子機器のノイズの影響を受けずに、電子機器の動作停止期間を最も短くすることができる。

【0086】また、本発明によれば、電子機器の同期信号に基づいて、座標を検出する検出期間を示す検出期間信号、及び電子機器の動作を停止させる動作停止信号を形成している。このため、検出期間信号及び動作停止信号を容易かつ同時に形成することができる。また、検出期間信号及び動作停止信号の相互のタイミングを高精度で設定することができ、座標を検出する検出期間及び電子機器の動作を停止させる動作停止期間を必要最小限に設定することが可能になる。

【0087】更に、本発明によれば、座標の検出を高速で繰り返す高速検出モード、及び座標の検出を低速で繰り返す低速動作モードのうちのいずれかを選択的に設定している。そして、高速検出モードのときには、電子機器の動作を停止させる時間帯の発生頻度が高くなり、電子機器の動作停止期間が長くなるので、電子機器の出力を低速動作モードのときを基準にして補正し、電子機器の出力変化を防止している。また、低速動作モードのときには、電子機器の動作停止期間が短く、電子機器の出力を補正する必要がないので、電子機器の消費電力を節減することができる。

【図面の簡単な説明】

【図1】本発明の座標入力装置の第1実施形態を示す概略構成図である。

【図2】図1の装置において、座標を示す電圧信号を取り込むタイミング、及びインバータライト制御部による駆動を停止させるタイミングを示すタイミングチャート

である。

【図3】図1の装置において、座標を示す電圧信号を取り込むタイミング、及びインバータライト制御部による駆動を停止させるタイミングの他の例を示すタイミングチャートである。

【図4】図1の装置において、座標を示す電圧信号を取り込むタイミング、及びインバータライト制御部による駆動を停止させるタイミングの別の例を示すタイミングチャートである。

【図5】図1の装置において、座標を示す電圧信号を取り込むタイミング、及びインバータライト制御部による駆動を停止させるタイミングの更に他の例を示すタイミングチャートである。

【図6】本発明の座標入力装置の第2実施形態における処理を示すフローチャートである。

【図7】本発明の座標入力装置の第3実施形態における主制御部に内蔵のタイミング発生回路を示すブロック図である。

【図8】図7のタイミング発生回路の動作を示すタイミングチャートである。

【図9】第3実施形態におけるインバータライト制御部に内蔵のライトPWM調光回路を示すブロック図である。

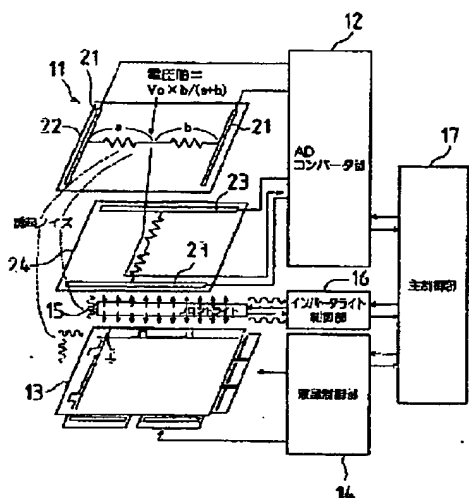
【図10】図9のライトPWM調光回路の動作を示すタイミングチャートである。

【符号の説明】

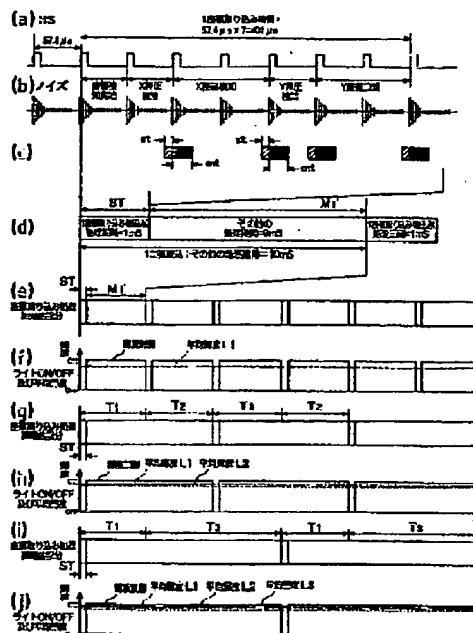
- 11 感圧型タブレット
- 12 ADコンバータ部12
- 13 液晶表示パネル
- 14 液晶制御部
- 15 フロントライト
- 16 インバータライト制御部
- 17 主制御部
- 21 x検出電極
- 22 上タブレット
- 23 y検出電極
- 24 下タブレット
- 31 タイミング発生回路
- 32 レジスタ
- 33 信号発生部
- 41 ライトPWM調光回路
- 42 レジスタ
- 43 信号発生部
- 44 論理回路
- 45 AND回路

(11) 2003-91365 (P2003-91365A)

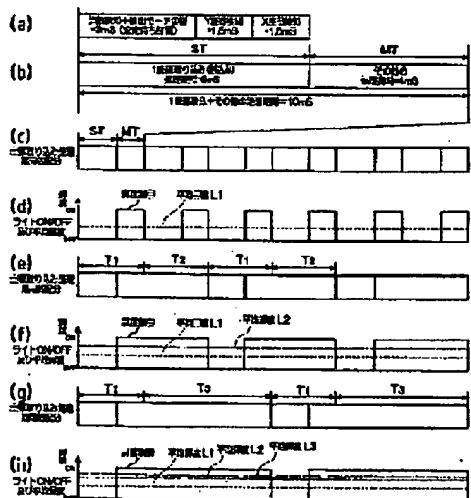
【図1】



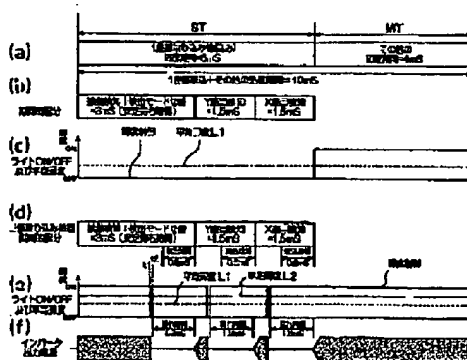
【図2】



【図3】



【図4】

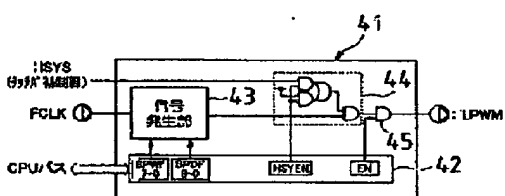


(12) #2003-91365 (P2003-91365A)

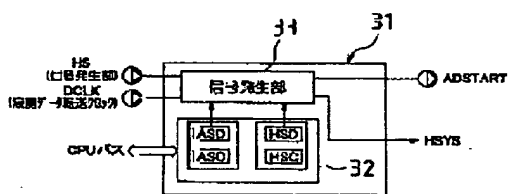
【図5】



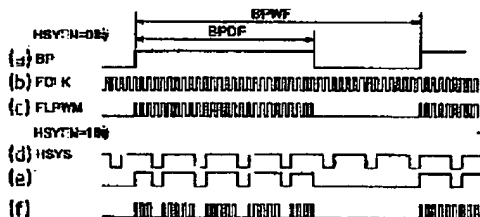
【図9】



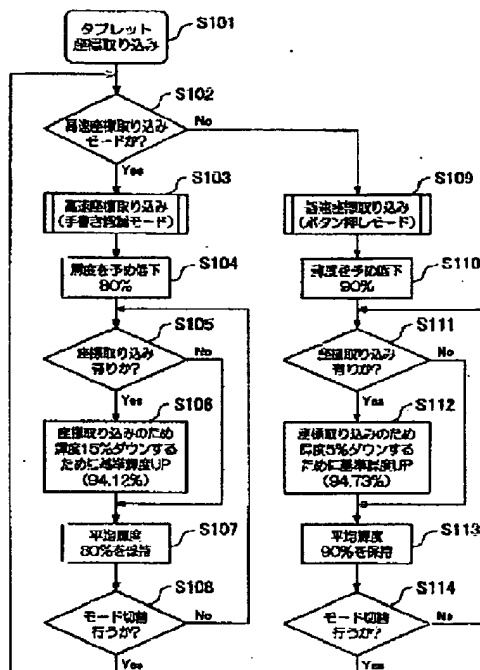
【図7】



【図10】



【図6】



【図8】

